

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-333391

(43)Date of publication of application : 30.11.2001

(51)Int.Cl.

H04N 7/01  
// H04N 5/253

(21)Application number : 2000-147020

(71)Applicant : NEC CORP

(22)Date of filing : 18.05.2000

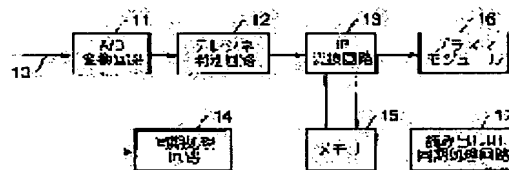
(72)Inventor : SHIMIZU YOSHIHARU

## (54) VIDEO DISPLAY DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To display and output smooth video by eliminating backlash at the time of reproducing an animation in case of reproducing film source image by a 2-3 pull-down system.

**SOLUTION:** This device is provided with a telecine discriminating circuit 12 for deciding whether a video signal inputted from the outside is a signal based on a telecine signal and also calculating the refresh rate of an original image signal before being converted into a video signal and an IP conversion circuit 13 for performing 2-3 pull-down of a signal decided to be a telecine signal and makes a synchronous processing circuit 17 for reading read and display a signal subjected to IP conversion from a memory 15 at the timing synchronized with the refresh rate.



## LEGAL STATUS

[Date of request for examination] 13.04.2001

[Date of sending the examiner's decision of rejection] 06.05.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] While judging whether said video signal by which digital conversion was carried out is a signal based on a telecine signal to be the analog / digital conversion circuit which changes into a digital signal the video signal inputted from the outside The telecine distinction circuit which computes the refresh rate of the subject-copy picture signal before conversion to said video signal, The interlace / progressive conversion circuit which performs 2-3 PURUDAUN to the signal judged to be said telecine signal, The graphic display device characterized by having the memory which memorizes the signal by which an interlace / progressive conversion was carried out, and the synchronous processing circuit for read-out which reads a signal from said memory to the timing which synchronized with the refresh rate of said subject-copy picture signal, and is made to output to a drop.

[Claim 2] The graphic display device according to claim 1 with which the refresh rate by said synchronous processing circuit for memory read-out is characterized by being set as the integral multiple of the refresh rate of said subject-copy picture signal.

[Claim 3] The graphic display device according to claim 1 with which said signal by which an interlace / progressive conversion was carried out is characterized by what is memorized by said memory synchronizing with the input timing of said video signal.

[Claim 4] The graphic display device according to claim 1 characterized by performing said 2-3 PURUDAUN synchronizing with the input timing of said video signal.

---

[Translation done.]

## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

## [Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the graphic display device which changes and displays the image of the film source on an electric video signal.

[0002]

[Description of the Prior Art] The telecine method is adopted when changing into the image of electric NTSC, and a sound signal from the former the image and voice which were recorded in 24 coma second with the motion-picture film. Drawing 2 is the block diagram showing the graphic display device which adopted such a conventional telecine method. The video signal by the NTSC system of 60 fields / second which 10 was inputted from the outside, for example, was obtained in this drawing based on the signal of 24 coma / second as shown in drawing 3 (a), While the analog / digital (A/D) conversion circuit from which 11 changes this video signal into a digital signal, and the signal with which digital conversion of 12 was carried out judge whether it is a telecine signal It is the telecine judging circuit which computes the refresh rate of the subject-copy picture signal before changing into a telecine signal.

[0003] Moreover, 13 is the interlace / progressive (henceforth IP) conversion circuit which performs pulldown processing to the signal judged to be a telecine signal, and functions as this changing the signal of 24 coma / second of the film source into the image (video) signal of 60 fields / second according to a predetermined sequence. The memory which the synchronous processing circuit which generates various kinds of timing based on the synchronization of the video signal into which 14 was inputted, and 15 memorize the signal which performed IP conversion to the timing which the synchronous processing circuit 14 generates when using it by IP conversion, or is read, and 16 are the plasma modules as an indicator which displays the video signal which performed IP conversion.

[0004] The video signal acquired in this graphic display device based on the signal L of the film source inputted from the outside as shown in drawing 3 (a) The video signal which changed into digital signal M of a gestalt as shown in drawing 3 (b) by the analog / digital conversion circuit 12, and was changed into this digital signal M If judged with it being inputted into the telecine judging circuit 12, and it being judged whether it is a telecine signal and being a telecine signal, the refresh rate of the subject-copy image before telecine conversion will be computed further here.

[0005] Furthermore, in the IP conversion circuit 13, 2-3 pulldown processing is performed with reference to the refresh rate, and the processing result is memorized by memory 15 according to the timing which the synchronous processing circuit 14 generates. The signal N memorized by this memory 15 is as being shown in drawing 3 (c). Then, read-out of said memory 15 is performed based on said computed refresh rate, and image display of the read video signal P is inputted and carried out to the plasma module 16.

[0006] By the way, by the telecine method, the video signal recorded in 24 coma / second which is the film sources, such as a movie, is changed into the NTS signal. Drawing 3 (a) shows the signal L of the above film sources used as a subject-copy image, and drawing 3 (b) shows the signal M which changed this into the NTSC signal. an NTSC signal -- an interlace -- a signal -- it is -- a sake -- even number -- the field -- odd number -- the field -- it is necessary to decompose -- drawing 3 -- (( b -- ) -  
 - \*\*\*\* -- "-- one -- " -- "-- two -- " -- "-- three -- " -- even number -- the field -- it is -- "-- one -- ' -- "  
 -- "-- two -- ' -- " -- "-- three -- ' -- " -- the odd number field -- it is . The signal recorded by this

method is changed into an NTSC signal by 2-3 pulldown conversion.

[0007] In practice, the signal N which used together this 2-3 pulldown conversion method and IP conversion method in many cases, and rearranged the NTSC signal using these two methods is drawing 3 (c). The signal N of this drawing 3 (c) is a signal which performed IP conversion and 2-3 pulldown conversion to the signal M of drawing 3 (b). drawing 3 -- (-- c --) -- setting -- "-- one -- " -- " -- for example, -- drawing 3 -- (-- b --) -- "-- one -- " -- "-- one -- ' -- " -- a composite signal -- it is -- "2"" -- the composite signal of "2" and "2" of drawing 3 (b) -- it is -- following and "3"" - "n"" -- the same composite signal -- it is . In this way, in the case of the generated signal, since "1" of "1"" of drawing 3 (c) and drawing 3 (a) becomes the same image, it can make it the good image on which the property of a subject-copy image is not dropped.

[0008]

[Problem(s) to be Solved by the Invention] however -- this -- the former -- a graphic display device - it is -- if -- drawing 3 -- (-- a --) -- a signal -- L -- one -- or -- five -- coma -- \*\*\*\*\* -- being fixed -- spacing -- moving -- a body -- observing -- if -- drawing 3 -- (-- c --) -- a signal -- N -- " -- one -- " -- " -- it is -- the section -- "-- two -- " -- " -- it is -- the section -- width of face -- differing -- a sake -- each -- a coma -- display time -- differing -- a screen -- becoming -- \*\* -- saying -- a problem -- it was .

[0009] That is, in the usual 2-3 pulldown processing, in the scene which passes the whole screen where fixed movement magnitude continues, for example, a screen, in a longitudinal direction, migration and a halt will be repeated finely and there was a problem of losing smoothness.

[0010] Even if this invention solves said problem and it performs the image drawing student of the film source by the 2-3 pulldown method, there is nothing with [ at the time of animation playback ] backlash, and it aims at offering the graphic display device which can moreover carry out the display output of the smooth image.

[0011]

[Means for Solving the Problem] The graphic display device applied to this invention for said purpose achievement While judging whether said video signal by which digital conversion was carried out is a signal based on a telecine signal to be the analog / digital conversion circuit which changes into a digital signal the video signal inputted from the outside The telecine distinction circuit which computes the refresh rate of the subject-copy picture signal before conversion to said video signal, It has the interlace / progressive conversion circuit which performs 2-3 PURUDAUN to the signal judged to be said telecine signal. Memory is made to memorize the signal by which an interlace / progressive conversion was carried out, and a signal is made to read from said memory to the synchronous processing circuit for read-out to the timing which synchronized with the refresh rate of said subject-copy picture signal, and it is made to make it output to a drop.

[0012] Moreover, the graphic display device concerning this invention sets the refresh rate by said synchronous processing circuit for memory read-out as the integral multiple of the refresh rate of said subject-copy picture signal.

[0013] Moreover, it is made for the graphic display device concerning this invention to make said memory memorize said signal by which an interlace / progressive conversion was carried out synchronizing with the input timing of said video signal.

[0014] Moreover, it is made for the graphic display device concerning this invention to make said 2-3 PURUDAUN carry out synchronizing with the input timing of said video signal.

[0015]

[Embodiment of the Invention] Hereafter, one gestalt of operation of this invention is explained about drawing. Drawing 1 is the block diagram showing the graphic display device of this invention, and is set to this drawing. The video signal of the NTSC system of 60 fields / second which obtained 10 based on the signal of 24 coma / second as shown, for example in drawing 3 (a) inputted from the outside, The analog / digital (A/D) conversion circuit from which 11 changes this video signal into a digital signal, and 12 are telecine judging circuits which compute the refresh rate of the subject-copy image before changing into a telecine signal while the signal by which digital conversion was carried out judges whether it is a telecine signal.

[0016] Moreover, 13 is the interlace / progressive conversion circuit which performs pulldown processing to the signal judged to be a telecine signal, and functions as this changing the signal of 24

coma / second of the film source into the image (video) signal of 60 fields / second according to a predetermined sequence. When using the synchronous processing circuit which generates various kinds of timing based on the synchronization of the video signal into which 14A was inputted, and 15 by IP conversion, the memory which memorizes the signal which performed IP conversion to the timing which synchronous processing circuit 14A generates, and 16 are drops, such as a plasma module which displays the video signal which performed IP conversion.

[0017] Moreover, said synchronous processing circuit 14A is the synchronous processing circuit for read-out prepared independently, and 17 reads the signal memorized by said memory 15 to the timing to which this synchronized with the refresh rate of said subject-copy picture signal, and functions as making this signal output to the plasma module 16. That is, in 2-3 pulldown processing of the film source, by the input side, actuation which synchronized with the inputted video signal is performed, and a video signal is processed to different independent synchronous timing from the synchronous timing at an output side.

[0018] The video signal acquired in this graphic display device based on the signal L of the film source inputted from the outside as shown in drawing 3 (a) by the analog / digital conversion circuit 12 The video signal which changed into digital signal M of a gestalt as shown in drawing 3 (b), and was changed into this digital signal M If judged with it being inputted into the telecine judging circuit 12, and it being judged whether it is a telecine signal and being a telecine signal, the refresh rate of the subject-copy image before telecine conversion will be computed further here.

[0019] Furthermore, in the IP conversion circuit 13, 2-3 pulldown processing is performed with reference to the refresh rate, and the processing result is memorized by memory 15 according to the timing which synchronous processing circuit 14A generates. The signal N memorized by this memory 15 is as being shown in drawing 3 (c). Then, based on the refresh rate of the subject-copy image computed in said TERENNE judging circuit 12, according to the read-out timing which the synchronous processing circuit 17 for read-out generates, read-out of said memory 15 is performed, and image display of the read video signal P is inputted and carried out to the plasma module 16.

[0020] Here, the refresh rate of the synchronous processing circuit 17 for read-out can set up the integral multiple of the refresh rate (the number of coma per unit time amount in the subject-copy image of the film source) of the subject-copy image shown in drawing 3 (a), and with the gestalt of this operation, as shown, for example in drawing 3 (d), it has set up the refresh rate of the synchronous processing circuit 17 for read-out by 3 times, i.e., 72 1/seconds, the refresh rate of a subject-copy image. Thus, the video signal read from the read memory 15 is inputted into the plasma module 16, and image display is performed.

[0021]

[Effect of the Invention] As mentioned above, since it is made to read to the synchronous processing circuit for read-out to the timing with which the refresh rate of a subject copy picture signal synchronized and was made to make a drop display the read video signal on it from the memory which has memorized the signal by which IP conversion was carried out according to this invention, there is nothing with [ of an image ] backlash also at the time of animation playback of the film source, and the effectiveness that smooth graphic display can be performed is acquired.

---

[Translation done.]

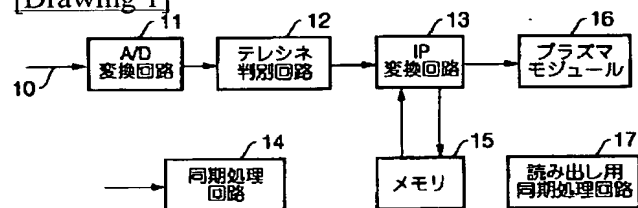
## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

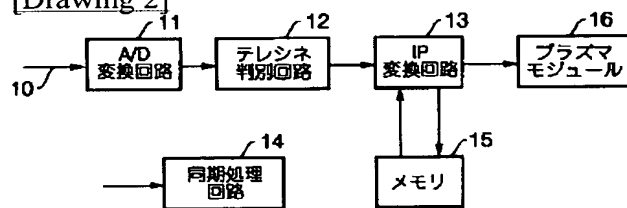
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

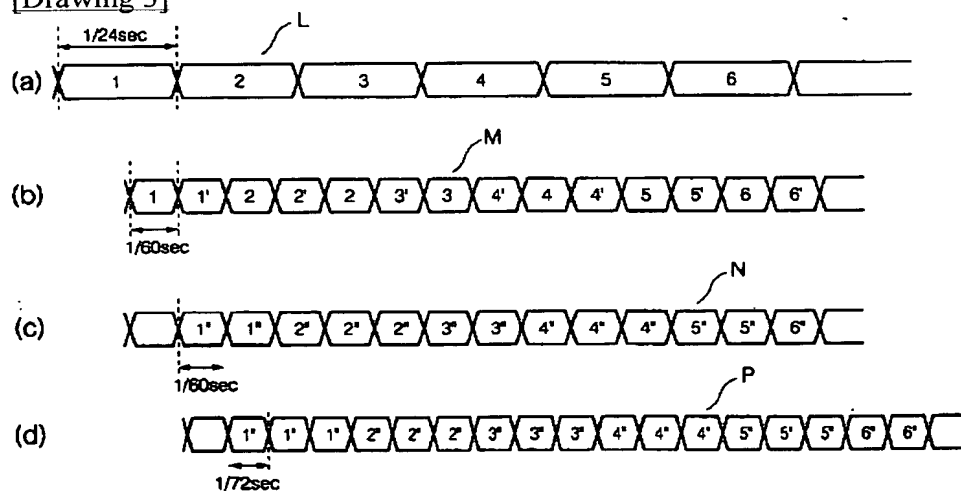
[Drawing 1]



[Drawing 2]



[Drawing 3]



[Translation done.]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-333391

(P2001-333391A)

(43)公開日 平成13年11月30日(2001.11.30)

(51)Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード(参考)

H 0 4 N 7/01

H 0 4 N 7/01

G 5 C 0 2 2

// H 0 4 N 5/253

5/253

5 C 0 6 3

審査請求 有 請求項の数4 O L (全 4 頁)

(21)出願番号 特願2000-147020(P2000-147020)

(22)出願日 平成12年5月18日(2000.5.18)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 清水 由晴

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100108578

弁理士 高橋 韶男 (外3名)

Fターム(参考) 5C022 AC69 BA13 BA19

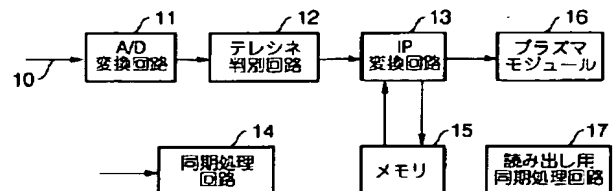
5C063 AA02 AB03 BA01 BA10 CA29

(54)【発明の名称】 映像表示装置

(57)【要約】

【課題】 2-3プルダウン方式によるフィルムソースの画像画生において、動画再生時のガタつきをなくし、滑らかな映像を表示出力可能にする。

【解決手段】 外部から入力された映像信号がテレビ信号にもとづく信号か否かを判定し、かつ映像信号への変換前における原画像信号のリフレッシュレートを算出するテレビ信号判別回路12と、テレビ信号と判定された信号に対して2-3プルダウンを行うIP変換回路13とを設けて読み出し用同期処理回路17に、前記リフレッシュレートに同期したタイミングにてメモリ15からIP変換された信号を読み出させて表示させる。



(2)

1

## 【特許請求の範囲】

【請求項1】 外部から入力された映像信号をデジタル信号に変換するアナログ／デジタル変換回路と、デジタル変換された前記映像信号がテレビ信号にもとづく信号であるか否かを判定するとともに、前記映像信号への変換前における原画像信号のリフレッシュレートを算出するテレビ判定回路と、前記テレビ信号と判定された信号に対して2－3プルダウンを行うインタレース／プログレッシブ変換回路と、インタレース／プログレッシブ変換された信号を記憶するメモリと、前記原画像信号のリフレッシュレートに同期したタイミングにて前記メモリから信号を読み出して表示器へ出力させる読み出し用同期処理回路とを備えたことを特徴とする映像表示装置。

【請求項2】 前記メモリ読み出し用同期処理回路によるリフレッシュレートが、前記原画像信号のリフレッシュレートの整数倍に設定されることを特徴とする請求項1に記載の映像表示装置。

【請求項3】 前記インタレース／プログレッシブ変換された信号が、前記映像信号の入力タイミングに同期して前記メモリに記憶されることを特徴とする請求項1に記載の映像表示装置。

【請求項4】 前記2－3プルダウンが前記映像信号の入力タイミングに同期して実行されることを特徴とする請求項1に記載の映像表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、フィルムソースの映像を電氣的な映像信号に変換して表示する映像表示装置に関する。

## 【0002】

【従来の技術】従来から、映画フィルムにて24コマ秒で記録された映像、音声を電氣的なNTSCの映像、音声信号に変換する場合にテレビ方式が採用されている。図2はこのような従来のテレビ方式を採用した映像表示装置を示すブロック図である。同図において、10は外部から入力された、例えば図3(a)に示すような24コマ／秒の信号にもとづいて得た60フィールド／秒のNTSC方式による映像信号、11はこの映像信号をデジタル信号に変換するアナログ／デジタル(A/D)変換回路、12はデジタル変換された信号がテレビ信号か否かを判定するとともに、テレビ信号に変換する前の原画像信号のリフレッシュレートを算出するテレビ判定回路である。

【0003】また、13はテレビ信号と判定された信号に対してプルダウン処理を行うインタレース／プログレッシブ(以下、IPという)変換回路であり、これが、所定のシーケンスに従ってフィルムソースの24コマ／秒の信号を、60フィールド／秒の映像(ビデオ)信号に変換するように機能する。14は入力された映像

2

信号の同期にもとづいて各種のタイミングを発生する同期処理回路、15はIP変換で使用する場合に同期処理回路14が発生するタイミングでIP変換を行った信号を記憶したり読み出したりするメモリ、16はIP変換を行った映像信号を表示する表示器としてのプラズマモジュールである。

【0004】かかる映像表示装置では、外部から入力された、図3(a)に示すようなフィルムソースの信号Lにもとづいて得た映像信号を、アナログ／デジタル変換回路12で図3(b)に示すような形態のデジタル信号Mに変換し、このデジタル信号Mに変換された映像信号は、テレビ判定回路12に入力されてテレビ信号であるか否かが判定され、テレビ信号であると判定されると、ここで、さらにテレビ変換前の原画像のリフレッシュレートを算出する。

【0005】さらに、IP変換回路13ではそのリフレッシュレートを参照して2－3プルダウン処理を行い、その処理結果が、同期処理回路14が発生するタイミングに従ってメモリ15に記憶される。このメモリ15に記憶される信号Nは、図3(c)に示す通りである。続いて、前記算出されたリフレッシュレートにもとづいて前記メモリ15の読み出しが行われ、読み出された映像信号Pがプラズマモジュール16に入力されて画像表示される。

【0006】ところで、テレビ方式では、映画などのフィルムソースである24コマ／秒で記録された映像信号を、NTSC信号に変換している。図3(a)は原画像となる前記のようなフィルムソースの信号Lを示し、図3(b)はこれをNTSC信号に変換した信号Mを示す。NTSC信号はインタレース信号であるため、偶数フィールド、奇数フィールドに分解する必要がある、図3(b)では、「1」、「2」、「3」…が偶数フィールドであり、「1'」、「2'」、「3'」…が奇数フィールドである。この方式で記録された信号が2－3プルダウン変換によってNTSC信号に変換される。

【0007】実際は、この2－3プルダウン変換方式およびIP変換方式を併用する場合が多く、この二つの方式を用いてNTSC信号を並べ替えた信号Nが、図3(c)である。この図3(c)の信号Nが図3(b)の信号Mに対して、IP変換と2－3プルダウン変換を行った信号である。図3(c)において、「1''」は例えば図3(b)の「1」と「1'」の合成信号であり、「2''」は図3(b)の「2」と「2'」の合成信号であり、以下、「3''」～「n''」も同様の合成信号である。こうして生成された信号の場合は、図3(c)の「1''」と図3(a)の「1」とは同じ映像となるため、原画像の特性を落さない、良質の画像とすることができる。

## 【0008】

【発明が解決しようとする課題】しかしながら、かかる



(3)

3

従来の映像表示装置にあっては、図3(a)の信号Lの1乃至5コマについて、一定の間隔で移動する物体に注目すると、図3(c)の信号Nの「1」である区間と「2」である区間の幅が異なるため、各コマの表示時間が異なる画面になるという問題があった。

【0009】すなわち、通常の2-3プルダウン処理では、一定の移動量が続く画面、例えば画面全体を横方向にパスするシーン等においては、移動と停止を細かく繰り返すこととなり、滑らかさを失うという問題があった。

【0010】本発明は前記問題を解決するものであり、2-3プルダウン方式によるフィルムソースの画像画生を行っても、動画再生時のガタつきがなく、しかも滑らかな映像を表示出力できる映像表示装置を提供することを目的とする。

【0011】

【課題を解決するための手段】前記目的達成のために、本発明にかかる映像表示装置は、外部から入力された映像信号をデジタル信号に変換するアナログ/デジタル変換回路と、デジタル変換された前記映像信号がテレシネ信号にもとづく信号であるか否かを判定するとともに、前記映像信号への変換前における原画像信号のリフレッシュレートを算出するテレシネ判別回路と、前記テレシネ信号と判定された信号に対して2-3プルダウンを行うインタレース/プログレッシブ変換回路とを有し、メモリにインタレース/プログレッシブ変換された信号を記憶させ、読み出し用同期処理回路に、前記原画像信号のリフレッシュレートに同期したタイミングにて前記メモリから信号を読み出させて表示器へ出力させるようにしたものである。

【0012】また、本発明にかかる映像表示装置は、前記メモリ読み出し用同期処理回路によるリフレッシュレートを、前記原画像信号のリフレッシュレートの整数倍に設定するようにしたものである。

【0013】また、本発明にかかる映像表示装置は、前記インタレース/プログレッシブ変換された信号を、前記映像信号の入力タイミングに同期して前記メモリに記憶させるようにしたものである。

【0014】また、本発明にかかる映像表示装置は、前記2-3プルダウンを前記映像信号の入力タイミングに同期して実施させるようにしたものである。

【0015】

【発明の実施の形態】以下、本発明の実施の一形態を図について説明する。図1は本発明の映像表示装置を示すブロック図であり、同図において、10は外部から入力された例えば図3(a)に示すような24コマ/秒の信号にもとづいて得た60フィールド/秒のNTSC方式の映像信号、11はこの映像信号をデジタル信号に変換するアナログ/デジタル(A/D)変換回路、12はデジタル変換された信号がテレシネ信号か否かを判

4

定するとともに、テレシネ信号に変換する前の原画像のリフレッシュレートを算出するテレシネ判定回路である。

【0016】また、13はテレシネ信号と判定された信号に対してプルダウン処理を行うインタレース/プログレッシブ変換回路であり、これが、所定のシーケンスに従ってフィルムソースの24コマ/秒の信号を60フィールド/秒の映像(ビデオ)信号に変換するように機能する。14Aは入力された映像信号の同期にもとづいて各種のタイミングを発生する同期処理回路、15はIP変換で使用する場合に同期処理回路14Aが発生するタイミングでIP変換を行った信号を記憶するメモリ、16はIP変換を行った映像信号を表示するプラズマモジュールなどの表示器である。

【0017】また、17は前記同期処理回路14Aとは独立して設けられた読み出し用同期処理回路であり、これが前記原画像信号のリフレッシュレートに同期したタイミングにて、前記メモリ15に記憶されている信号を読み出し、この信号をプラズマモジュール16へ出力させるように機能する。つまり、フィルムソースの2-3プルダウン処理において、入力側では入力された映像信号に同期した動作を行い、出力側ではその同期タイミングとは異なる独立した同期タイミングで映像信号を処理する。

【0018】かかる映像表示装置では、外部から入力された、図3(a)に示すようなフィルムソースの信号Lにもとづいて得た映像信号を、アナログ/デジタル変換回路12で、図3(b)に示すような形態のデジタル信号Mに変換し、このデジタル信号Mに変換された映像信号は、テレシネ判定回路12に入力されてテレシネ信号であるか否かが判定され、テレシネ信号であると判定されると、ここでさらにテレシネ変換前の原画像のリフレッシュレートを算出する。

【0019】さらに、IP変換回路13では、そのリフレッシュレートを参照して2-3プルダウン処理を行い、その処理結果が、同期処理回路14Aが発生するタイミングに従ってメモリ15に記憶される。このメモリ15に記憶される信号Nは、図3(c)に示す通りである。続いて、前記テレシネ判定回路12にて算出された原画像のリフレッシュレートにもとづいて、読み出し用同期処理回路17が発生する読み出しタイミングに従って、前記メモリ15の読み出しが行われ、読み出された映像信号Pがプラズマモジュール16に入力されて画像表示される。

【0020】ここで、読み出し用同期処理回路17のリフレッシュレートは、図3(a)に示す原画像のリフレッシュレート(フィルムソースの原画像における単位時間当りのコマ数)の整数倍を設定することが可能であり、この実施の形態では、例えば図3(d)に示すように、読み出し用同期処理回路17のリフレッシュレート

(4)

5

を原画像のリフレッシュレートの3倍、すなわち1/72秒に設定している。このようにして、読み出されたメモリ15から読み出された映像信号はプラズマモジュール16に入力されて、画像表示が行われる。

【0021】

【発明の効果】 以上のように、本発明によれば、IP変換された信号を記憶しているメモリから、読み出し用同期処理回路に、原画像信号のリフレッシュレートの同期したタイミングにて読み出しを行わせて、その読み出した映像信号を表示器に表示させるようにしたので、フィルムソースの動画再生時にも画像のガタつきがなく、滑らかな映像表示を行えるという効果が得られる。

【図面の簡単な説明】

【図1】 本発明の実施の一形態による映像表示装置を

6

示すブロック図である。

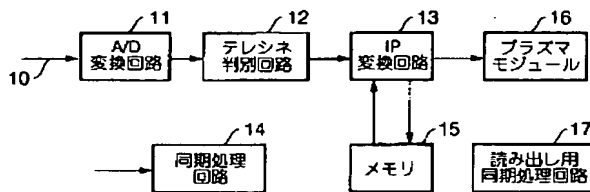
【図2】 従来の映像表示装置を示すブロック図である。

【図3】 図1および図2のブロック各部の信号波形を示すタイミングチャートである。

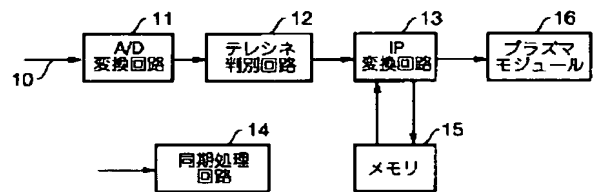
【符号の説明】

- 11 アナログ/デジタル変換回路 (A/D変換回路)
- 12 テレシネ判別回路
- 13 IP変換回路 (インタレース/プログレッシブ変換回路)
- 15 メモリ
- 16 プラズマモジュール (表示器)
- 17 読み出し用同期処理回路。

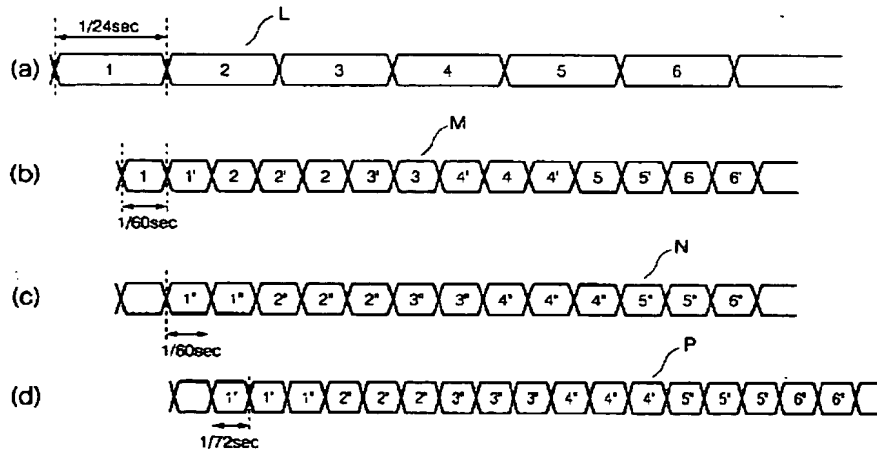
【図1】



【図2】



【図3】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**